

优化目标及结论

将原RA6T2设计方案，移植到RA4T1，并进行优化设计，及进行差异化测试确认。

结论：

在一定误差范围内，可进行降成本替代。

新方案性能略有下降，运行平稳,输出波形良好，频率正常，对比RA6T2原方案，频率和电压幅值无差异；效率在1%以内，谐波差0.3%左右并且数值在4.2%以内，同等硬件条件下效率差1.5%，额定效率大于94%。

芯片SPEC对比

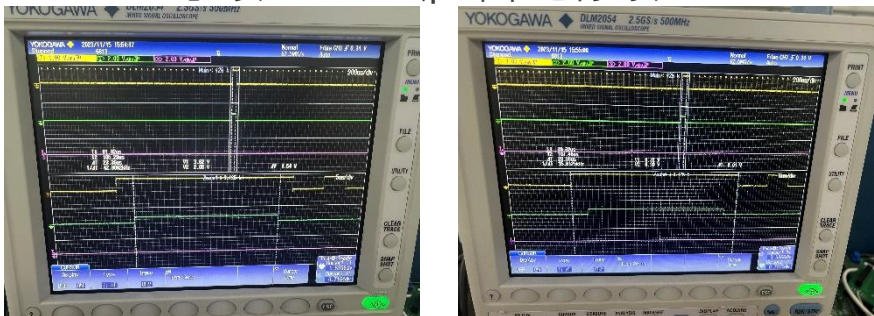
mcu	core	主频	GPT	IIC	AD	RAM	FLASH inter	BUS system	BUS Connected to code flash	BUS Connected to RAM
RA6T2	Cortex®-M33	240M	120M	60M	120M	240M	60M	240M	240M	60M
RA4T1	Cortex®-M33	100M	100M	100M	50M	100M	50M	100M	100M	50M

方案测试对比明细

测试项目	输入		功率		效率		输出频率		输出电压		谐波畸变	
	RA6T2方案	RA4T1方案	RA6T2方案	RA4T1方案	RA6T2方案	RA4T1方案	RA6T2方案	RA4T1方案	RA6T2方案	RA4T1方案	RA6T2方案	RA4T1方案
空载	48.53V	48.55V	23W	26W	0	0	49.75Hz	49.75Hz	峰峰 (319V, -317V)	峰峰 (319V, -317V)	0	0
轻载	48.08V	48.10V	559.439W	561.638W	96.79%	95.84%	49.26Hz	50Hz	峰峰 (319V, -317V)	峰峰 (319V, -317V)	1.928%	2.031%
额定	47.72V	47.31V	1023.77W	1034.29	96.13%	94.98%	50.25Hz	50.25Hz	峰峰 (319V, -317V)	峰峰 (319V, -317V)	3.263%	3.597%
过载	47.48V	47.48V	1218W	1227.5W	95.45%	93.92%	50Hz	50Hz	峰峰 (319V, -317V)	峰峰 (319V, -317V)	3.847%	4.256%

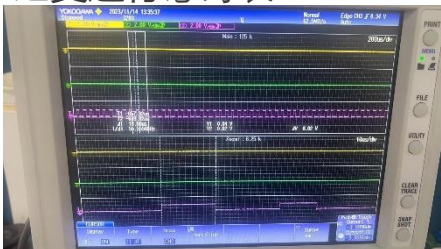
原RA6T2运行测试

1 boost运行总时长28.08us,pi环节运行时长23.3us

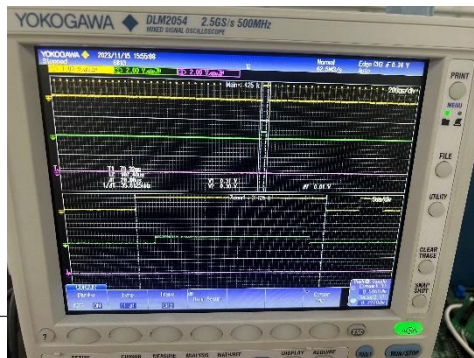


绿色是PI计算时间,
黄色是整体运行时间,
紫色是逆变运行时间。

2 逆变运行总时长18us

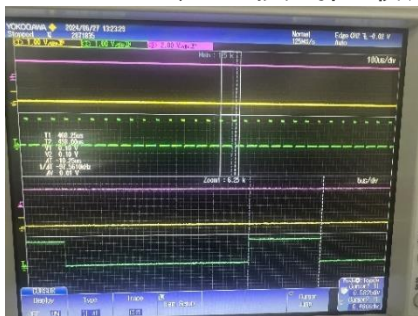


3 整体运行时间如下所示, 逆变中断可以每周期执行完毕, boost中断在无pi处理时可以每周期执行完毕, 在有pi处理时, 执行超过一个周期, 也就是实际的更新周期为 $(51/30K)1.7ms$ 。



RA4T1运行测试

Boost采用分步处理模式，最长一次处理时间为10.25us，执行完所有分步，实际更新调节时间为632.45us。



逆变运行时间需8.71us



因为boost和逆变为两个timer完全自由运行，并执行中断优先嵌套策略，boost会因逆变发生处理延时，但未超过一个周期地执行延误。



优化策略

1 ADC采样设置优化

原来的AD采样策略：

1. 1. 1在逆变中断内，单次触发8个通道的AD。死等2us, 然后读出数据。

1. 1. 2所有AD通道被设置了16次硬件平均。

VAC, IAC, IDC三个数据在逆变中直接使用。

Vin, Iin, VDC三个数据再进行了50次软件滤波后，在boost中断中使用。

temperature1在主程序中用作散热保护阈值，temperature2实际未使用。

实际AD采样过程时间，计算明细如下：

软件启动时间+8个通道采样时间+数据准备时间=12 ADCLK +15*16*8 ADCLK +9 ADCLK =1941*ADCLK (120M)
) =16.175us。

则死延时2us没有实际作用，每次处理的AD数据是上一个周期的结果。

优化策略

优化AD采样策略：

1. 2. 1将优先级高的逆变处理程序，所需要三个AD采样数据VAC,IAC,IDC对应的通道，打包为GroupA，
1. 2. 2因为temp2温度采集工程中实际未使用，可将其他4个通道打包为GroupB。按原控制策略，仍由逆变timer上溢触发，并设置GroupA优先GroupB执行，以确保逆变环节顺利执行。
1. 2. 3把仅显示用的输入电流lin，拿出boost，放到main中的Display()处理，以简化boost运行过程。
1. 2. 4受RA4T1芯片能力限值，所有AD通道设置为最大的4次硬件平均。根据实际测试，需再增加6倍的软件滤波以滤除纹波影响。

实际groupA采样过程时间，计算明细如下：

软件启动时间+3个通道采样时间+数据准备时间= $3 \text{ PCLKA} + 6 \text{ ADCLK} + (11 \text{ ADCLK} + 0.5 \text{ ADCLK} + 13 \text{ ADCLK}) * 3 + 1 \text{ PCLKA} + 3 \text{ ADCLK} = 6.1 \mu\text{s}$

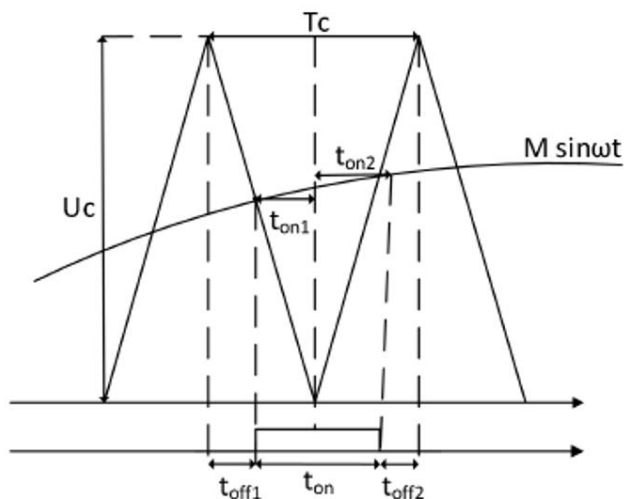
实际groupB采样过程时间，计算明细如下：

软件启动时间+4个通道采样时间+数据准备时间= $3 \text{ PCLKA} + 6 \text{ ADCLK} + (11 \text{ ADCLK} + 0.5 \text{ ADCLK} + 13 \text{ ADCLK}) * 4 + 1 \text{ PCLKA} + 3 \text{ ADCLK} = 8.06 \mu\text{s}$

系统的控制策略是保障逆变数据的及时，新策略提高了数据采样效率，将逆变中断由timer上溢触发，更改为ADC_groupA扫描结束进入，使逆变处理为当前AD采样数据。提高了系统运行的精确度。

优化策略

2 目前逆变调整方案采用自然采样法，算法理论如下图所示



根据相似三角形理论，获得调制脉宽为

$$\begin{cases} t_{on1} = \frac{T_c}{2} M \sin(\omega t_1) \\ t_{on2} = \frac{T_c}{2} M \sin(\omega t_2) \end{cases}$$



$$t_{on} = t_{on1} + t_{on2} = \frac{T_c}{2} M [\sin(\omega t_1) + \sin(\omega t_2)]$$

优化策略

代码执行具体执行，可采用先取调制向量相加，再乘系数的方式，得出占空比调解量，以尽量减少乘法运算。

```
t1=(uint16_t)(SPWM_Tc*(M*sinne[spwm_i]));  
spwm_i++;  
t2=(uint16_t)(SPWM_Tc*(M*sinne[spwm_i]));  
spwm_i++;  
ton=t1+t2;
```



```
t1=sinne[spwm_i];  
spwm_i++;  
t2= sinne[spwm_i];  
spwm_i++;  
t1=t1+t2;  
ton= (uint16_t)(SPWM_Tc*(M* t1));
```

优化策略

3 在原来逆变的处理中，一些保护的阈值是实时计算的，经过分析，这些值与实时运行的状态值没有关系。所以改为先计算好，将阈值设置为宏定义，在此处直接调用，以优化运行时间。

```
if(ADC_IAC < (I_AC_bias-0.2) && ADC_VAC < (V_AC_bias+0.02))//启机短路保护
```



```
if(ADC_IAC < (I_AC_start_short_HL) && ADC_VAC < (V_AC_start_short_HL))//启机短路保护
```

4 将源程序中数据格式由double型（64bit）转化为float型（32bit），数据格式简化，大大提高程序运行时间。数据的精度降低，相当于舍弃10万分之1后的数据，但是预计电源项目这种功率系统，仍可以在一定范围内运行。



优化策略

5 **boost**原控制策略是，每进入**boost**中断**50**次，对采样数据进行平均，然后进行**PI**调节运算，更新**boost**调节占空比。这样的调试，主要的特点是：

- 1 大部分运算仅集中在第**50**次中断，造成本次中断处理时间很长，几乎每次都被逆变中断打断
- 2 实际占空比的调节中期是为 $51 * (1/30000) = 1.7\text{ms}$

因为考虑到芯片降格使用，新策略采用分步的方式，分散处理代码，尽量减少最长处理周期的时间。

具体变化如下所示：

- 1 将**I_DC**和**V_in**降低平均次数，并放到**PI**调节不同的处理时间段
- 2 将输入电压的欠、过压保护和**VDC**的过压保护降低调用频次，并放到**PI**调节不同的处理时间段

新的调整周期约需时间 $19 * (1/30000) = 0.633\text{ms}$ 。快于原**1.7ms**更新时间，预计可行。降低了一些数据的计算频次，及保护调用频次，经测试，确认可按此执行。

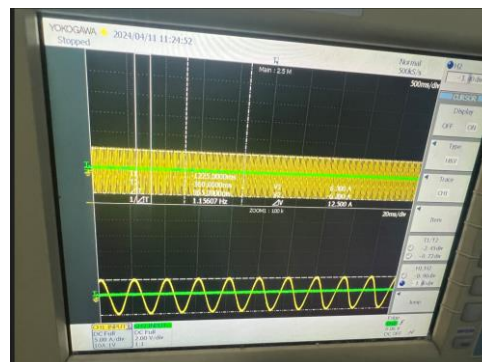
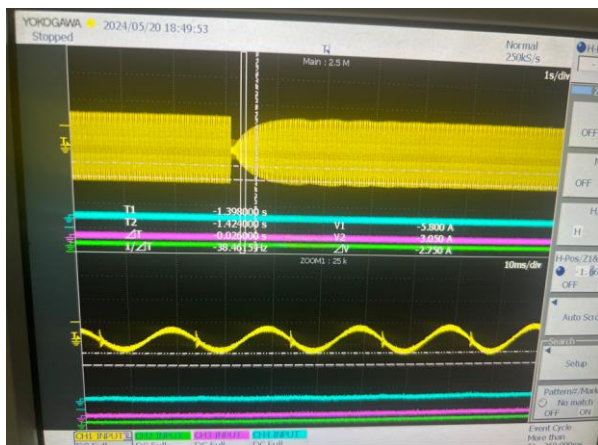
其他调试项

1 因为更换了芯片，主频变化，需重新调试逆变快慢管配合，以确保快管开关时刻，与50Hz换相环节匹配。

即初始化过程中，快管的开启时刻用代码延时实现，并使用示波器观察逆变波形达到平滑输出的效果。

具体代码如下所示：

```
R_GPT_Start(&out50hz_ctrl); //开始逆变器低频波  
//使用延时开快管来达到配合效果  
Delay_ms(14);  
Delay_us(998);  
for(uint8_t i=0; i<22; i++) //使用空指令来进行微调  
    _NOP();  
R_GPT_Start(&inverter_ctrl); //开始逆变器高频波
```



其他调试项

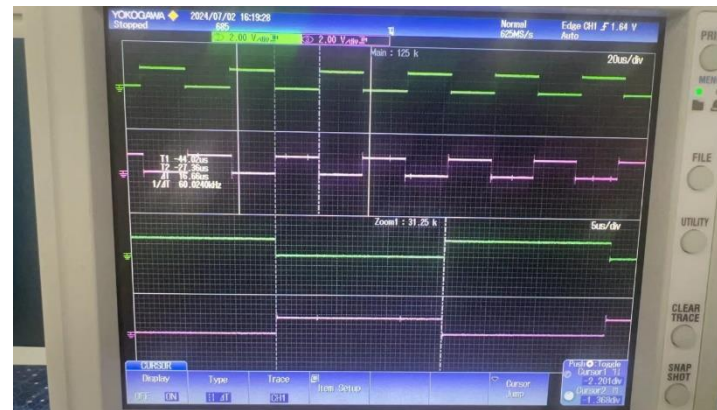
2 因为更换了芯片，主频变化，需重新确认boost交错两相的配合输出，以确保boost交错效果。

即初始化过程中，第二个boost GPT开启时刻用代码延时确定，并用示波器观察波形。

具体代码如下所示：

```
R_GPT_Start(&boost_inter_ctrl); //开始GPT1

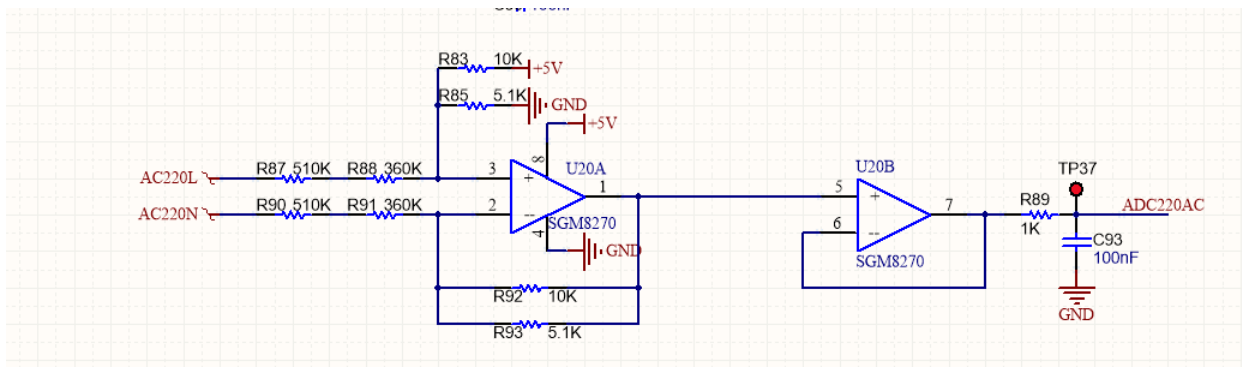
/*延时开启GPT2开始来达到移相的效果
*交错并联控制波形相差180° 相位，通过延时开始发波达到移相的效果
*/
Delay_us(15);
for(uint8_t i=0;i<18;i++)//使用空指令来进行微调
__NOP();
R_GPT_Start(&boost_cross_ctrl); //开始GPT2 并形成交错效果
```



用50%占空比波形验证交错效果

其他调试项

3 在实际操作中，发现因为硬件个体间的差异，造成AD数据不准，系统时常不正常停机。因此对AD采样环节重新进行了确认。VAC采样电路如下所示：



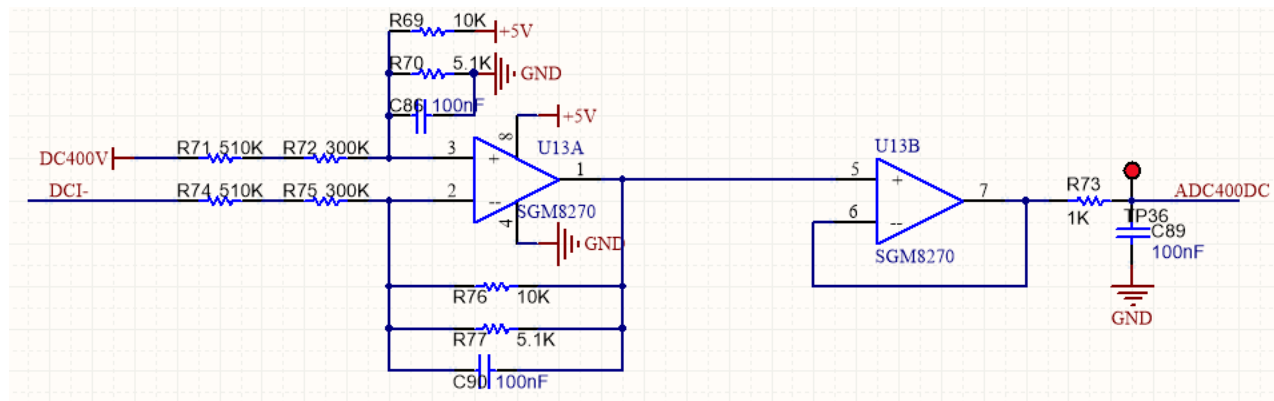
根据原理图设计，理论计算，放大倍数为 $(510+360) / (51/15.1) = 870 / 3.37738 = 257.588$

偏置点 $(5/15.1) * 5.1 = 1.68874$,

并根据实际运行情况，矫正值设置为1.679V合理。

其他调试项

VDC采样电路如下所示:

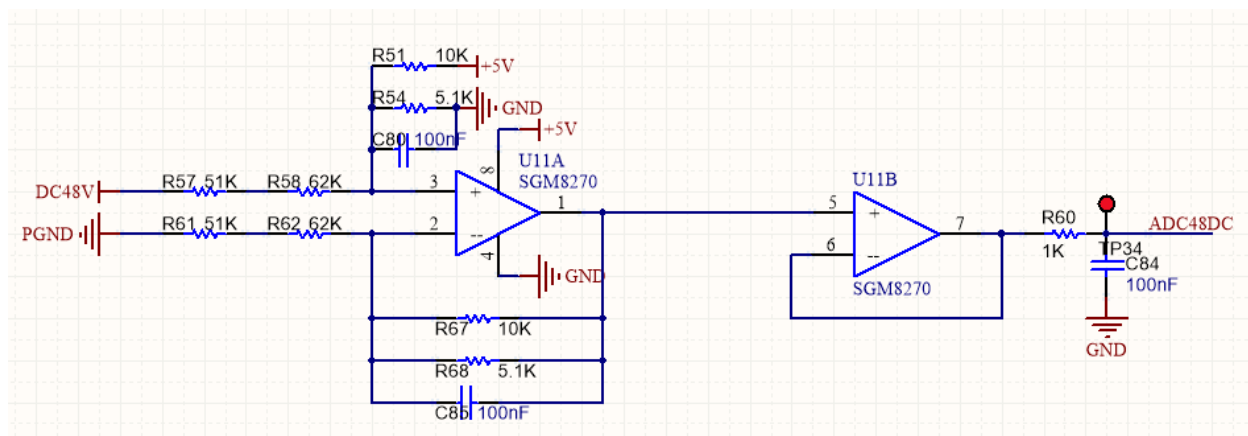


根据原理图设计，放大倍数为 $(510+300) / (51/15.1) = 810 / 3.37738 = 239.83$

偏置点一样 $(5/15.1) * 5.1 = 1.68874$ ，实际测试确认1.68874F合理。

其他调试项

48V采样电路如下所示:



根据原理图设计, 放大倍数为 $(51+62) / (51/15.1) = 113 / 3.37738 = 33.458$

偏置点一样 $(5/15.1) * 5.1 = 1.68874$, 并根据实际运行情况, 矫正值设置为1.695F。

其他调试项

4 方案计算了输出电流的有效值，以确认当前的输出功率。理论的软件处理方法为正弦信号正负周期值累加，均值处理后乘系数1.111求得。

但是本电源方案，因为开关纹波的影响，系数应进行调整。实际根据观察示波器和输出屏显，确认调节系数实际应用值为1.14。